

PCB板设计中的接地方法与技巧

Connecting Local Law and Skill in the Board Design of PCB

黄会雄, 陈寿才, 陶炎焱
(湖南省商务职业技术学院,
长沙 410217)

Huang Hui-xiong,
Chen Shou-cai, Tao Yan-yan
(Hunan Vocational College of Commerce,
Changsha 410217, China)

摘要: 本文分析PCB印刷电路板信号接地设计中产生接地噪声及电磁辐射的原因和对策。并通过单点接地、多点接地、混合接地、模拟电路接地、数字电路接地介绍了PCB印刷电路板接地的设计思路、设计方法与技巧。

关键词: 接地技术; 设计思路; 设计方法; 电磁兼容

中图分类号: TN98

文献标识码: A

文章编号: 1003-0107(2005)05-0074-02

Abstract: This text analyses that earth noise and electromagnetic reasons and countermeasures penetrated emerge in the printed circuit board signal earth design of PCB. Adopt single some earth, multipoint earthing, mix earth, simulation circuit earth, digital circuit earth introduce PCB printed circuit board earth mentality of designing, design method, skill.

Key words: Earth technology; Mentality of designing; Design method; EMC

CLC number: TN98

Document code: A

Article ID: 1003-0107(2005)05-0074-02

74

一. 引言

“地”通常被定义为一个等位点, 用来作为两个或更多系统的参考电平。信号地的较好定义是一个低阻抗的路径, 信号电流经此路径返回其源。我们主要关心的是电流, 而不是电压。在电路中具有有限阻抗的两点之间存在电压差, 电流就产生了。在接地结构中的电流路径决定了电路之间的电磁耦合。因为闭环回路的存在, 电流在闭环中流动, 所以产生了磁场。闭环区域的大小决定着磁场的辐射频率, 电流的大小决定着噪声的幅度。在实施接地方法时存在两类基本方法: 单点接地技术和多点接地技术。在每套方案中, 又可能采用混合式的方法。针对某一个特殊的应用, 如何选择最好的信号接地方法取决于设计方案。只要设计者依据电流流量和返回路径的概念, 就可以以同时采用几种不同的方法综合加以考虑。

二. 单点接地技术

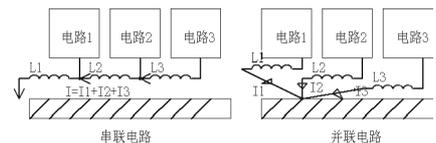
单点接地连接是指在产品的设计中, 接地线路与单独一个参考点相连。这种严格的接地设置的目的是为了阻止来自两个不同子系统(有不同的参考电平)中的电流与射频电流经过同样的返回路径, 从而导致共阻抗耦合。

当元件、电路、互连等都工作在

1MHz 或更低的频率范围内时, 采用单点接地技术是最好的, 这意味着分布传输阻抗的影响是极小的。当处于较高频率时, 返回路径的电感会变得不可忽视。当频率更高时, 电源层和互连走线的阻抗更显著, 如果线路长度是信号 1/4 波长的奇数倍(该波长依据周期信号上升沿速率确定), 这些阻抗就可以变得非常大。在电流返回径中存在有限阻抗, 就会产生电压降, 随之就产生了不希望有的射频电流。

由于 RF 时阻抗影响显著, 这些走线和接地导体就像环形天线一样工作, 辐射能量的大小取决于环路的大小。一个卷曲的环路, 不管其形状如何, 依然是一个天线。就是由于这个原因, 当频率高于 1MHz 时通常不再采用单点接地技术。在图一中, 展示了单点接地技术的两种方式: 串联接地和并联接地。串联接地是一个串级链结构, 这种结构允许各个子系统的接地参考之间共阻抗耦合。当频率高于 1MHz 时这是不合理的。这个图只画出了接地线路中的电感, 而分布电容在这 3 个接地电路中也是存在的。当电感和电容同时存在时, 就会产生谐振。对于这种结构, 可能有 3 种不同的谐振。

对于串联接地来说, 通过最后返回路径 L_1 的总电流是 $I_1+I_2+I_3$ 。 $I_1(V_A)$ 和 $I_3(V_C)$ 的电压也不是零, 而是由下



面的式子来定义的

$$V_A = (I_1 + I_2 + I_3) L_1$$

$$V_C = (I_1 + I_2 + I_3) L_1 + (I_2 + I_3) L_3$$

$$L_2 + (I_3) L_3$$

对于这种广泛采用的结构来说, 很大的电流在有限阻抗上会产生一个电压降。电路和基准结构之间的电压参考值可能足够使系统不能如预期的那样工作。在设计阶段, 设计者必须注意到采用单点接地的串联接地技术中所隐藏的问题。如果存在多种不同功率等级的电路, 那么就不能采用这种接地技术, 因为大功率电路产生大的回地电流, 将影响低功率器件和电路。如果说一定要采取这种接地方法, 那么最敏感的电路必须直接设置在电源输入位置处, 并且尽量远离低功率器件和电路。

更好的单点接地方法是并联接地。然而使用这种方式有一个缺点, 那就是因为每个电流返回路径可能有不同的阻抗而导致接地噪声电压的加剧。如果多个印刷电路板组合使用, 或在一个最终产品中多个子组合体, 那么某一条回路或许会很长, 特别是如果这些线用互连的方式使用。这些

地线也许还会存在一个很大的阻抗，这就会损坏低阻接地连接的期望效果。当多个印刷电路板采用这种并行方式连接到一起时，原以为严格接地会解决问题，但事实证明产品不能通过辐射检验。像串联连接一样，在每个电路到地中也存在分布电容，设计者在使用这种布局时，应使每条回地路径上的电感值大致相同，虽然实际情况很难做到。这样，每个电路与地之间的谐振就应该大致相同的，从而对电路运行的影响不会出现多谐振。使用单点接地技术的另一个问题是辐射耦合。这种现象可能会在导线之间，导线与印刷电路板之间或者导线与外壳之间产生。除了射频辐射耦合外，也可能发生串扰，这取决于电流返回路径之间物理间距的大小。这种耦合可能以电容也可能以电感的形式发生。串扰存在的程度取决于返回信号的频率范围，高频元件比低频元件的辐射更严重。

单点接地技术常见于音频电路、模拟设备、工频及直流电源系统，还有塑料封装的产品。虽然单点接地技术通常在低频采用，但有时它也应用于高频电路或系统中，当设计者们清楚不同的接地结构中存在的有关电容的问题时，这种应用是可行的。

三．多点接地技术

高频设计时为使接地阻抗最小，机座接地一般要使用多个连接点并将其连接到一个公共参考点上。多点接地之所以能减小射频电流返回路径的阻抗是因为有很多的低阻抗路径并联。低平面阻抗主要是由于电源和接地平板的低电感特性或在机座参考点上附加低阻抗的接地连接。

当在多层PCB中使用低阻抗接地平板，或在PCB与金属机座之间使用底座接地引线时，就像单点接地一样，应让走线(或导线)长度尽量短，以便使引线电感极小化。在甚高频电路中，接地引线的长度必须远小于1in。在低频电路中，因为所有电路的地电流流经公共的接地阻抗或接地平面，所以应避免采用多点接地。这个接地平面的

公共阻抗可以通过在材料表面采用不同的电镀工艺予以减小。增加这个平板的厚度对减少其阻抗是毫无用处的，因为射频电流只流其表层。

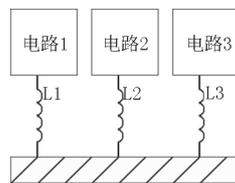
通用的经验法则是，对于低于1MHz的频率来说，优选单点接地。假设信号是上升沿长、频率低的信号，频率介于1MHz到10MHz之间，这时也只有当最长的走线或接地引线长小于波长的1/20时，才可用单点接地，而且每条走线的线长都应考虑在内。

多点接地可以减少噪声产生电路与0V参考点之间的电感，原因是存在许多并行RF电流回路，如图二所示。即使在0V参考点上有许多并联接地线，仍旧可能会在两个接地引线之间产生接地环路。这些接地环路容易感应ESD磁场能量或者容易产生EMI辐射。为了防止接地引线之间产生环流，有二点是重要的，一是测量接地引线之间的距离，二是采用在两个接地引线之间的物理距离不能超过被接地的电路部分中的最高频率信号波长的1/20。

在甚高频电路中，元件接地引线的长度要尽可能短。短于0.020in(0.005mm)的走线为电路增加的电感大致为每英寸15~20nH(取决于线路长度)。

四．混和或选择接地

混和接地结构是单点接地和多点接地的复合。在PCB中存在高低频混和频率时，常使用这种结构。图三提供了两种混和接地方法。对于电容耦合型电路，在低频时呈现单点接地结构，而

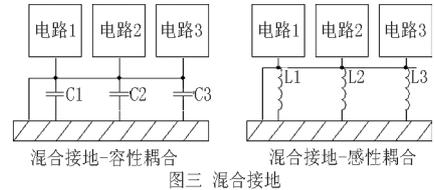


图二 多点接地

在高频时呈现多点接地状态。这是因为电容将高频RF电流分流到了地。这

种方法成功的关键在于清楚使用的频率和接地电流预期流向。

在接地拓扑结构中使用电容和电感，使我们能用一种优化设计的方式控制射频电流。通过确定射频电流要通过的路径，可以控制PCB的布线。对射频电流回路缺乏认识可能导致辐射或敏感度方面的问题。



图三 混合接地

五．模拟电路接地

许多模拟电路工作在低频状态下，对于这些灵敏的电路，单点接地是最好的接地方式。接地的主要目的是防止来自其它噪声元件(如数字逻辑器件、电动机、电源、继电器)的大接地电流争用敏感的模拟地线。

模拟接地所要求的无噪声度依赖于模拟输入的灵敏度。例如，对于低电平的模拟放大器，要求10μV输入信号的会比要求10V输入信号的更易受干扰。因此，10μV输入的放大需要一个干净的接地系统。对于高电平的模拟电路，接地要求不非常严格。

六．数字电路接地

因为高频电流是由接地噪声电压和数设备布线区域的压降产生的，所以在高速数字电路中优先使用多点接地。它的主要目的是建立一个统一电位共模参考系统。因为寄生参数改变了预期的接地路径，所以单点接地不能有效地发挥作用。只要保持一个低的接地参考阻抗，接地环路通常不会出现数字问题。

许多数字环路并不会要求具有滤波作用的接地参考源。数字电路具有几百毫伏的噪声容限，并且能够承受数十到数百毫伏的接地噪声梯度。在多层板中的接地“镜像”平面最适合信号电流。而为了控制共模回流产生的损耗，机壳应使用多点接地。

参考文献：

- [1]赵晶.电路设计与制—Prot199高级应用[M].北京:人民邮电出版社2002.9.
- [2]Coombs.C.F.1969.Printed Circuits Handbook.New York:McGraw-Hill.
- [3]夏瑞华.印制板的抗干扰设计[J].北京.电子制作,2002,(11):56-57.
- [4]陈瑞.印制电路设计的抗干扰措施与电磁兼容[J].太原.电子工艺技术,2002,(1):16-19.