

关于电路中的地，以我们最常用的 MSP430 系统作为例子吧。电路中地是一个电路中公共电平参考点，不管是电路还是电源都以这地作为基准。而这次我们要讨论的是“数字地和模拟地之间的连接与关系”，我想就以这个作为重点向大家解释一下。以下是个人的主观意见，如有不正确之处请读者能给予指正。

所谓数字地一般来说是指数字电路类型集合的公共参考地，而模拟地也是类同之意。在一个复杂的电路系统中，往往会出现很不同类型的电路。通常我们在以电路的工作类型或工作频率将其划分。如数字、模拟之类划分或以速度或频率频段划分等。在数字电路中，电路通常是处于开关状态，而在所有数字芯片接地端汇集在一起。而这个汇集地因电路不停地开，这样在回流地端上也会因而产生一些开关高频噪声。在设计 PCB 中若然这些电路处理不当的话，例如，将数字系统的回流走线与模拟电路的地连接在一起。这样很有可能将地噪声信号引入模拟电路中，若果引入的地方是模拟电路是放大部分。那么很可能会将这些噪声进放大或干扰到模拟电路的正常工作或产生误动作等情况。为了处理好这个可能性的发生，一个复杂的混合信号电路中我们在设计 PCB 时往往会将其电路类型进行分布局处理。这样有利于减少数字电路对模拟电路的干扰。通常在 PCB 中会采用一点汇流接地的方式来解决这种问题，如数字电路设计 PCB 时先采用公共地接点，而模拟同样处理。**在最后将数字地与模拟地同样汇接到电源的地端上进行一个电流回路。**

另外，在数字电路中，同样要加增对电源的高频退耦处理，如最常用的有在电路供电端增加 0.1uF 的退耦电容。这个电容通常有两个作用，其一是减少高频信号回路的高频电阻。因为在高速开关中电路处于高速开关状态，电流需要快速流动。然而，由于电源大电解有存在，同样由于大解电容本身结构的原因当高速电流回流时大电解电感效应会对高速电流产生感抗。这样从而增大了高速或高频信号回流的阻抗，这个对于模拟电路来说是很不利的。此时增加了高频特性的退耦电容可以助于减少高频阻抗的产生。其二，在数字电路中，由于电路常处理开关状态。在电源供电端也会因而产生一些高频带噪声，在多数字电路并联中，这些噪声容易影响到其他电路中。那么此时在增加退耦电容就可以有效过滤掉这些高频噪声，让其直接对地回流。

以上就本人对数字地与模拟地之间关系与处理方法提出一些个人观点，也许有很多不足之处。希望有前辈们给予指正。同时也欢迎广大网友能进来微控论坛进行讨论。先写这里，后面有不足之处再作补充。谢谢！

不要搞混其 0 欧电阻的作用,0 欧电阻在电路上是短路点

大家不要搞混其 0 欧电阻的作用，我认为 0 欧电阻在电路上来说只是一个短路点。而他真正起作用只是方便在 PCB 设计上的铺铜操作连通“地”集合。

为什么这样说呢，下面我为大家介绍一下为什么在 PCB 设计上常用到这个 0 欧电阻。

在我上贴中，我也提到了。在一些复杂的数模混合电路中，时常为了减低数字电路与模拟电路之间的影响。往往在 PCB 设计上铺地处理时做一个地与地区之间起一个连接的作用。就是那么简单！我就打个简单的单电源系列为例，电路中以地作为参考，在这个系统中。所有电流回路都需由正端流向负端(相对此例单电源电路中而言)，所以在不同工作类型的电路中，其电路回路最终电流回流端都是入地的。那么在不同电路中，为了减少互相之间的噪声影响。所以在电路 PCB 的布局上和铺铜处理方面都需做相应的区分处理(电源供电和布线上也应如此，在此暂不提太多关于 PCB 设计上的电性规则问题)。就是为这样的区分铺铜，那么最终都需要汇流到公共地端上。本来如果是采用纯属的同一网络铺铜处理这从 PCB 软件布线上是没有问题的。但在我们日常实际设计电路图时为了更好的读图及专业表达为由，往往在设计电路图时已将不同的电路类型也已划分好了。同时，也将不同的类型电路的地网络归类并为其命类同的地名。如“PGND GND DGND AGND....”等这些都是用来表达不同的

类型电路地端。而这地端在电性上又最终连接在一起的，但是由于 PCB 设计软件上电路的同一网络端中只允许一个网络名的原因。同时，由于电路地的归类与汇集连结的必要。所以，这时就需要一个跨地之间连接的导线了。这个连接的导线正是解决了多地网络和地集合的作用。或者说，你也可以用一个焊点或跳线来代替 0 欧电阻。用 0 欧电阻只是一个方便而已。所以，从电性上说这 0 欧电阻是多余的。

第二个问题，关于为什么不能用磁珠。这个也是一个电磁问题。

首先，磁珠是一个具有高频特性的器件，而一般常用用法是用于子电源供电与主电源供电之间。由于其本身器件的特性原因--等效为一个低通滤波器。所以其主要作用是起滤波作用，目的也是为了减少来自主电源或其他并联电路所产生的噪声串扰。这就是磁珠大概的用处。

那么为什么区地之间不能使用磁珠呢，从直流静态的角度上看，一般磁珠都有一定的直流电阻值。如果将这个电阻值串联在两个地之间(类型地与电源地)，很显示是破坏了“地”参考点的电位和产生电位差。所以这也是为什么不建议用磁珠来代替导线或 0 欧电阻的原因了。

关于数字地与模拟地或电源公共地之间连接及层区分的问题。呵呵，这同样是一个 PCB 设计中的电磁兼容性和信号完整性问题(在设计高速 PCB 时更能体现出来)。在这里我就不作在 PCB 设计上的规则了，说来也话长且也不在本贴的主要讨论话题上。

上述也是跟大家草草地讨论关于线路上“地”间常见问题。正如楼上那位网友所说,我上述的只是基于复杂一点的数模混合电路来讨论。若一些网友自行制作一些简单的实验板时则无需区分得如此细分。另外，若真正去细心设计到这样的电路和 PCB 时这里也是一门学术技巧，也真费心的。以上并没有大多的学术上理论表达，希望新手能明白些。纯属个人主观见解和工作体会，欢迎来微控技术论坛与我们论坛。

写了有点多，晚安了！