

基于 TMS320C32 的视觉图像处理系统

吴小平,刘万春,朱玉文,贾云得

(北京理工大学,北京 100081)

摘要:对 TMS320C32 数字信号处理芯片及系统整体结构进行了介绍,并详细阐述了 I²C 总线、图像获取控制电路以及 DMA 图像存取等工作原理。

关键词:数字信号处理器 DSP;计算机视觉;直接存储器存取 DMA;I²C 总线

中图分类号:TN 941.1 **文献标识码:**A **文章编号:**1008-1194(2000)01-0018-05

0 引言

通过视觉方法跟踪运动目标是目前国际上热门的研究课题。其应用范围涉及军事侦察、人工智能、娱乐、险境作业等各个领域。为了跟踪国际先进技术,我们对 TMS320C32 数字信号处理芯片、图像 A/D 芯片及系统结构等进行了研究,已研制成视觉跟踪系统的核心部分—基于 TMS320C32 的视觉图像获取与算法处理系统板。

1 TMS320C32 浮点 DSP

TMS320C32 是 TI 公司在 C30、C31 基础上进行系统优化后推出的产品,性价比高。它采用增强型存储器接口,可以灵活方便地存取 8/16/32 位数据,从而克服了外部程序和存储器必须是 32 位的局限性,减少系统芯片的数量和体积。此外,C32 还可以从 16 位或 32 位宽度的外部存储器中执行程序。不论外部存储器的宽度是多少,C32 本身仍然是一个 32 位器件,外部存储器宽度的转换是 C32 提供的外部存储器接口实现的。

TMS320C32—60 可以工作于 60 MHz,其性能为 30MIPS 和 60MFLOPS,可以用于实现许多 DSP 算法。芯片提供了丰富的硬件资源。存储器的地址线为 24 位,寻址范围高达 16M;片内有 64 个字的程序 Cache 和两个 256 字的双口 RAM;引导程序装入方式可以将程序和数据从低速 PROM/EPROM/FLASH 或串行口装入到高速 RAM 中;片内串行口可使 C32 直接与串行外设交换数据;两个定时器可用于实现各种定时功能;两个通用的输入输出引脚 XF0、XF1 可用于实现数据的输入输出;两个引脚 TCLK0、TCLK1 既可用作通用输入输出,也可作为定时器的输出或输入;HOLD 和 DMA 功能使 C32 可与外设进行高速通信;此外芯片还有 4 个外部中断引脚,并提供了用于 C32 软件调试的 JTAG 仿真接口。

2 基于 TMS320C32 的视觉图像处理系统

图 1 为基于 TMS320C32 的视觉图像处理系统的结构图。该系统由 7 部分组成。TMS320C32 为中央处理器;32 位程序 RAM 为 DSP 片外扩展程序存储器;Flash Memory 快闪存储器为脱机工作时的程序存储器,用于存储系统的引导程序和其它应用程序;帧存储器用于存储采集到的原始图像以及算法处理的中间结果;摄像头及图像 A/D 部分负责拍摄环境图像并转换为数字信号存入帧存储器

* 收稿日期:1999-09-28

基金项目:863 航天领域资助项目

作者简介:吴小平(1967—),男,江西泰和人,北京理工大学计算机系博士生,从事计算机视觉研究。

中;地址译码、图像采集控制电路产生本系统各部分的地址译码信号,使之映射到不同的地址区域,并控制图像 A/D 芯片进行图像采集;控制接口为系统信号输出口,其任务是锁存 TMS320C32 通过数据总线发出的控制信号,以便受控系统读取。

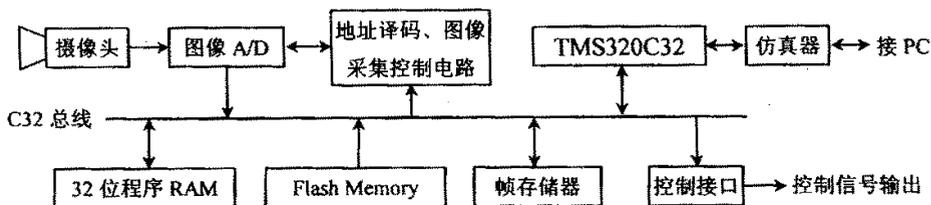


图 1 基于 TMS320C32 的视觉图像处理系统结构图

图像 A/D 芯片采用 Omnivision 公司的 OV7610^[3]。这是一种自带图像敏感阵列、能直接提供 8/16 位 CCIR601、CCIR656 等格式视频数字信号的彩色摄像芯片,5 V 电源供电,低功耗 CMOS 型。工作时耗电 200 mW,休眠状态时耗电 100 μ W,灵敏度 < 5 Lux,信噪比 > 42 dB,具有自动增益、自动曝光、自动白平衡、边缘增强、伽玛校正等控制功能。其数据格式有 YCrCb 4:2:2、GRB 4:2:2、RGB 三种,采集图像最高速度可达 30 帧/s,最大图像阵列为 640×480 ,通过 I²C 总线可灵活改变其工作参数。

地址译码、图像采集控制电路用 Vantis 公司的 ISP 型 EPLD 芯片实现;Flash Memory 快闪存储器选用 Intel 公司具有 2M 字节容量的闪存 PA28F016S5^[4],其数据宽度为 8 位;片外扩展程序 RAM 及帧存储器均采用 Cypress 公司的静态 RAM,其中 32 位的程序 RAM 由 4 片 8 位的 RAM 组合而成;控制接口由锁存器及地址译码选通信号线组成。

系统工作过程为:上电后,系统程序自动从 Flash Memory 快闪存储器装载到 32 位片外程序 RAM 中,装载完毕,TMS320C32 自动调用程序 RAM 中的代码执行。系统程序首先通过 I²C 总线对 OV7610 图像芯片的工作参数进行设置;在图像采集控制电路的作用下,OV7610 按设定的工作参数获取图像;TMS320C32 通过 DMA 方式将图像数据存入帧存储器中;同时视觉跟踪算法对帧存储器中的图像数据进行处理,将处理结果转换为相应的运动控制信号,通过控制接口发向受控系统。整个系统可以在 PC 机的控制下工作,也可脱离 PC 机单独运行。

3 I²C 总线及 OV7610 工作参数的设置

3.1 I²C 总线的特点^[5]

I²C 总线利用串行数据线(SDA)和串行时钟线(SCL)在总线上的设备之间传送数据。每个设备的地址是唯一的,根据设备的性质既可以做发送器,又可以作为接收器。当数据传送时,设备还可以考虑作为主设备或从设备。I²C 是一种多主设备总线,它可以链接若干个有控制总线能力的设备。I²C 总线有如下主要特点:

- 二条连线构成的总线结构:一条串行数据线和一条串行时钟线。
- 总线上的所有设备均可通过软件寻址,并始终保持简单的主/从关系,主设备可以主发送器亦可以主接收器方式工作。
- 多主总线,多个主设备同时启动数据传送时,会自动进行冲突检测及仲裁,确保数据正确。
- 8 位、双向的串行数据传送,标准传送速率为 100 kb/s,快速方式下可达 400 kb/s。
- 具有在片滤波功能,能除去数据总线上的尖峰脉冲,增加数据可靠性。
- 总线上的 I²C 数目不限,最大总线电容为 400 pF。

3.2 I²C 总线系统中数据传送的基本规约^[5,6]

① 数据的有效性

时钟线 SCL 为高时,数据线 SDA 上的信号为有效数据,因此,数据在时钟线高期间必须稳定,允许在时钟低期间改变。

② 字节的格式

SDA 上传送的数据格式为 8 位一个字节,首先传送最高有效位,每传送完一个字节后跟一个应答位。每次传送的字节数目不限,如果接收器因内部原因中断数据的传送过程时,它可以将时钟线 SCL 保持低电平以便发送器进入等待状态,在接受器准备好接收以后释放时钟线 SCL,数据的传送继续进行。

③ 数据传送的启停条件

当 SCL 为高电平,SDA 电平从高到低变化时,表示数据传送的开始;SCL 为高电平,SDA 电平从低向高变化时,表示数据传送的停止。

④ 应答信号

数据的传送需要应答信号,主设备在 SCL 线上产生与应答信号相关的时钟脉冲,发送器在此时钟脉冲期间释放 SCL 线(处于高电平),而接收器必须将 SDA 拉下并在此期间保持稳定低电平作为应答信号。通常情况,被寻址的接收器每受到一个字节必须产生一个应答信号。如果从设备/接收器正在执行一些实时功能而无法接收数据,则不产生应答信号,即在 SDA 上不产生低电平,这样主设备/发送器会自动产生一个停止条件去终止传送。

3.3 设置 OV7610 工作参数

图像芯片 OV7610 的工作参数可通过其内部 I²C 总线接口进行设置或改变。OV7610 共有 52 个可操作寄存器,通过 I²C 总线对有关寄存器赋值,可灵活改变其工作参数,如窗口大小、A/D 转换速度、帧/场模式等。

为实现 TMS320C32 与 OV7610 之间进行 I²C 总线通信,本系统将 OV7610 上 I²C 总线引脚 SCL 与 C32 的 CLKX0 相接,SDA 与 C32 的 DX0 相接,并且在 V_{cc} 与 SCL、SDA 这两个信号之间分别接入一阻值约为 4.7K 的上拉电阻。C32 将 CLKX0、DX0 置为通用的输入输出引脚,通过对其编程实现 I²C 总线操作,从而实现 OV7610 有关寄存器的赋值,完成对 OV7610 工作参数的设置。

OV7610 作为 I²C 总线上的从设备,支持 400 kb/s、7-bit 的地址数据传送协议。对其进行写、读操作时的地址分别为 42H、43H。其内部 52 个寄存器的地址为 00H—34H,在进行 I²C 总线操作时作为子地址使用。在对 OV7610 寄存器进行写操作时,C32 为主设备发送器,OV7610 为从设备接收器,其工作流程如图 2 所示。

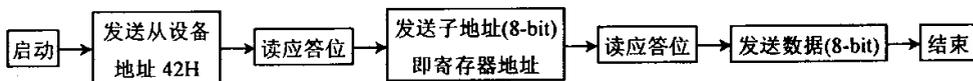


图 2 I²C 总线对 OV7610 寄存器进行写操作流程图

为了完成对多个寄存器的一次性写入,可连续发送多个数据字节。这时子地址(即寄存器地址)自动递增。因此,发送的多个数据字节依次被写入地址连续的多个寄存器中。

4 图像采集控制电路与 DMA 存取

4.1 图像采集控制电路

在进行视觉算法处理时,要求获取的图像为完整的帧图像。图像芯片 OV7610 既可以工作在帧方

式(逐行扫描)也可工作在场方式(隔行扫描)。为简化图像采集控制电路,提高图像存储速度,本系统将 OV7610 图像扫描方式设定为帧方式。OV7610 芯片为 48 脚 LCC 封装。经研究发现,在帧扫描方式下,与图像采集有关的控制信号主要有:垂直同步信号 VSYNC、水平同步信号 HREF 及像素同步信号 PCLK。它们均为 OV7610 为输出信号,其波形及相互关系可由图 3 简单地表示出来。

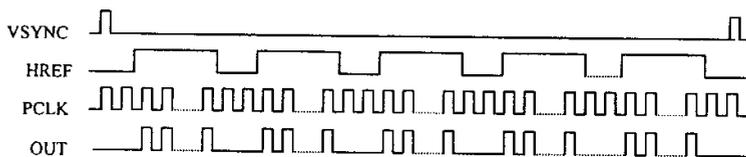


图 3 VSYNC、HREF、PCLK 及输出 OUT 关系示意图

垂直同步信号 VSYNC 两个正脉冲之间为扫描一帧(帧扫描方式)或一场(场扫描方式)的定时,即完整的一帧或一场图像在两个正脉冲之间扫描完;水平同步信号 HREF 为扫描该帧或该场图像中各行像素的定时,即高电平时为扫描一行像素的有效时间;像素同步信号 PCLK 为读取有效像素值提供了同步信号,高电平时输出的图像数据有效。若当前图像窗口大小为 320×240 ,则在 VSYNC 两个正脉冲之间有 240 个 HREF 的正脉冲,即 240 行;在每个 HREF 正脉冲期间有 320 个 PCLK 正脉冲,即每行 320 个像素。这就是 VSYNC、HREF、PCLK 三个同步信号之间的关系。

为有效获取完整的帧图像,可将以上三个同步信号组合成一个输出,以同步外设读操作时序。本系统设计的图像采集控制电路巧妙地解决了这个问题,原理图如图 4 所示。

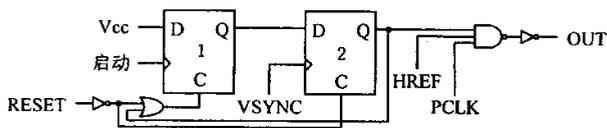


图 4 图像采集控制电路原理图

该电路主要由两个带清除端的 D 触发器组成。触发器 1 的触发端由 TMS320C32 引脚 TCLK0 提供的启动信号驱动。电路工作原理:上电后,RESET 为低电平,反相为高,使两个 D 触发器清零,输出端 OUT 为低电平。不论 VSYNC、HREF 及 PCLK 三个信号如何变化,输出端 OUT 一直保持为低电平。当需获取一帧图像时,由 C32 的 TCLK0 引脚发出一正脉冲启动信号,其上升沿使触发器 1 输出高电平,即触发器 2 的 D 端为高电平;之后,当 VSYNC 正脉冲到来时,触发触发器 2,使触发器 2 的 Q 端输出高电平,这个高电平一方面使 HREF 及 PCLK 相与后的信号能通过与非门输出到 OUT 端,一方面又使触发器 1 重新清零,输出低电平,致使触发器 2 的 D 端为低电平;当 VSYNC 下一正脉冲到来时,触发触发器 2,使触发器 2 的 Q 端输出低电平,HREF、PCLK 相与后的信号被屏蔽,输出端 OUT 重新输出低电平。因此,每发出一个启动信号后,在输出端 OUT 输出的是完整的一帧(或一场)图像的像素有效值读同步信号。OUT 输出波形见图 3。

4.2 图像 DMA 存取

为使图像获取与视觉算法处理两种操作并行进行,提高系统效率,本系统采用 DMA 方式从 OV7610 读取图像并存入帧存储器。TMS320C32 芯片有两个内置 DMA 通道,且 DMA 操作读、写两个过程均可通过外中断、串口发送、接收中断以及定时器中断等信号予以同步,即只有来了一个中断信号,才可进行一次读或写操作。这也是本系统采用 DMA 方式获取图像的基础。

将图像采集控制电路的输出 OUT 作为 DMA 操作的读同步信号,OV7610 的像素值输出端口地址设置为 DMA 源地址,且 DMA 操作后地址值不变,将帧存储器的地址设置为 DMA 目的地址,且每次 DMA 操作后地址值加 1。这样,当 C32 发出一个采集图像的启动信号后,系统就以 DMA 方式将完整的一帧图像存入帧存储器中。图 5 是本系统采用 DMA 方式获取的任意两帧图像。

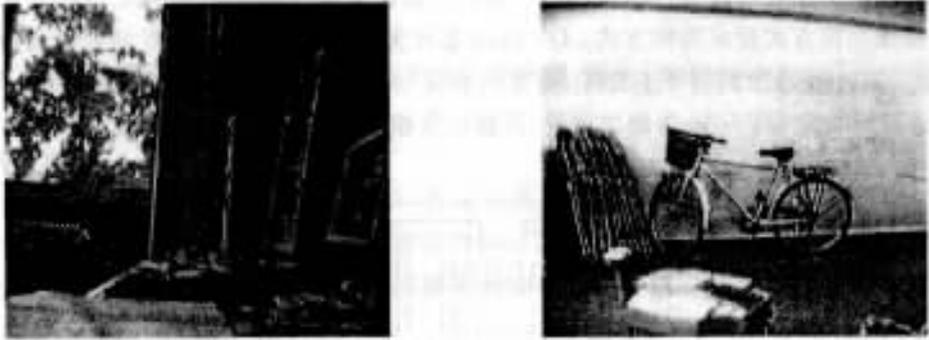


图5 系统获取的帧图像

5 系统的编程及跟踪算法简介

本系统程序分两大块,一是图像获取、芯片初始化控制程序;一是视觉跟踪算法程序。前一部分用 C32 的汇编语言编写,后一部分用 C 语言编写、优化,最后采用 C 语言与汇编语言混合编程的方式进行系统编程。

跟踪技术在计算机视觉中属于动态场景分析,在 Marr 理论中是属于中期视觉的范围。动态场景分析研究的是如何从变化着的场景的一序列不同时刻的图像中,提取出有关场景中物体的形状、位置和运动的信息。研究动态场景的方法大体可分两大类,一类是基于特征的方法,另一类是基于光流场的方法。基于特征的方法又称离散处理方法,它先对图像进行处理、抽取特征,然后依据这些特征间的对应关系来计算物体的结构(形状、位置等)和运动。本系统采用基于特征的跟踪算法。系统首先对获取的原始帧图像提取多个特征点,然后对后续帧图像中这些特征点的对应关系进行计算和综合,判断出整体运动方向,继而向控制接口发出运动控制信号。

6 结束语

图像窗口大小设定为 320×240 时,本系统可以 15 帧/s 的速度获取帧图像。跟踪算法处理速度基本满足系统要求。

当系统速度能够得到满足时,可采用 TMS320C32 进行视觉算法处理,这不仅减少了硬件系统的复杂性,而且降低了系统成本。据业界消息,TI 公司即将推出 150 MHz 的 TMS320C33 数字信号处理芯片,这使人们看到 C3X 系列 DSP 在视觉处理领域广阔的应用前景。

〔参 考 文 献〕

- [1] Texas Instruments. TMS320C3X User's Guide[Z]. USA:Texas Instruments Incorporated,1994.
- [2] 张雄伟. DSP 芯片的原理与开发应用[M]. 北京:电子工业出版社,1997.
- [3] OmniVision .OV7610 CMOS Color/BW Digital Video Image IC[Z].OmniVision Technologies Inc. ,1998.
- [4] Intel. 5 VOLT FlashFile MEMORY[Z]. USA:Intel Corporation,1998.
- [5] 胡棠. 一种很有前途的串行接口总线[J]. 电子计算机外部设备,1993,17(6):53.
- [6] 邵贝贝,刘慧银. 微控制器原理与开发技术[M]. 北京:清华大学出版社,1997.

The Vision Image Processing System Based on TMS320C32

WU Xiao-ping, LIU Wan-chun, ZHU Yu-wen, JIA Yun-de

(Beijing University of Science and Technology, Beijing 100081 China)

Abstract: This paper makes a brief introduction to TMS320C32, a digital signal processor chip and system structure. And the principles of I²C bus, an image-capturing control circuit and image access via DMA are analyzed in detail.

万方数据

Key words: digital signal processor; computer vision; direct memory access; I²C bus